

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-274285

(43)Date of publication of application : 18.10.1996

(51)Int.Cl.

H01L 27/12

H01L 21/02

H01L 21/304

(21)Application number : 07-109907

(71)Applicant : KOMATSU ELECTRON METALS CO
LTD

(22)Date of filing : 29.03.1995

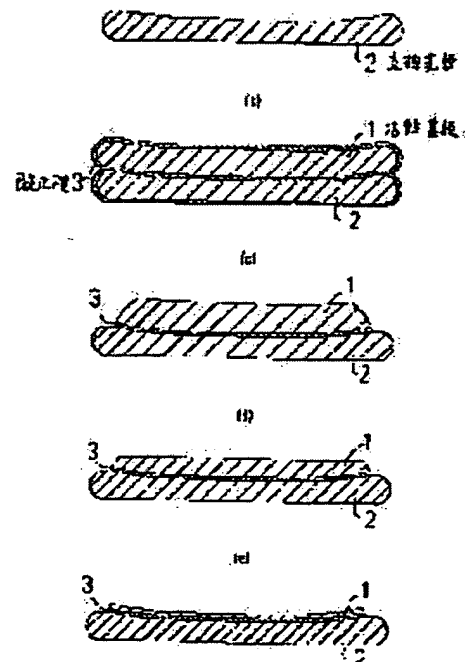
(72)Inventor : NAKAYOSHI YUICHI
OGAWA TADASHI
ISHII AKIHIRO

(54) SOI SUBSTRATE AND MANUFACTURE THEREOF

(57)Abstract:

PURPOSE: To provide a method of manufacturing of an SOI substrate equipped with an active substrate which is provided with a periphery sharply tapered in angle and uniform in thickness.

CONSTITUTION: The upside of a support substrate 2 is so worked as to enable the substrate 2 to increase gradually in thickness in proportion to a distance from its center. An active substrate 1 is pasted on the worked surface of the support substrate 2 for the formation of a wafer. The unbonded part of the laminated wafer is removed. The active substrate 1 is mirror-worked so as to be nearly uniform in thickness along the worked surface of the support substrate 2.



LEGAL STATUS

[Date of request for examination] 27.03.2002

[Date of sending the examiner's decision of rejection] 01.04.2003

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平8-274285

(43)公開日 平成8年(1996)10月18日

(51)Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所	
H 0 1 L	27/12		H 0 1 L	27/12	B
	21/02			21/02	B
	21/304	3 2 1		21/304	3 2 1 S

審査請求 未請求 請求項の数7 書面 (全 5 頁)

(21)出願番号 特願平7-109907

(22)出願日 平成7年(1995)3月29日

(71)出願人 000184713

コマツ電子金属株式会社

神奈川県平塚市四之宮2612番地

(72)発明者 中吉 雄一

宮崎県宮崎郡清武町大字木原1112番地 九
州コマツ電子株式会社内

(72)発明者 小川 正

宮崎県宮崎郡清武町大字木原1112番地 九
州コマツ電子株式会社内

(72)発明者 石井 明洋

宮崎県宮崎郡清武町大字木原1112番地 九
州コマツ電子株式会社内

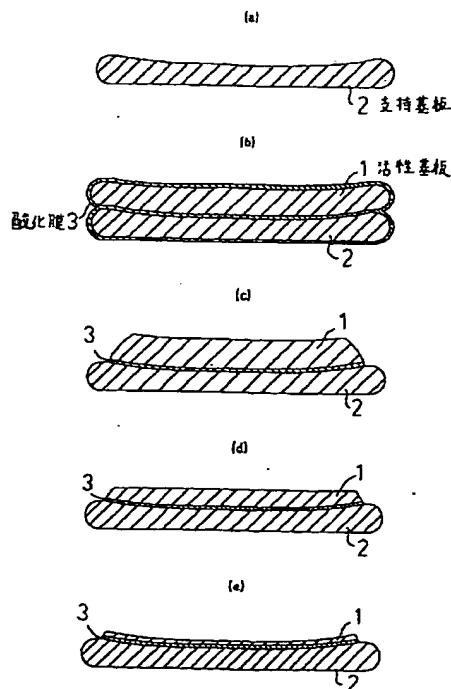
(74)代理人 弁理士 衛藤 彰

(54)【発明の名称】 S O I 基板及びその製造方法

(57)【要約】

【目的】 S O I 基板における活性基板の周縁部のテーパ角を急峻化し、かつ均一な厚さを有する活性基板を備えた S O I 基板及びその製造方法を提供することができる。

【構成】 支持基板2の上面をその中央部から周縁部に向けて徐々に肉厚形状になるよう加工する。支持基板2の加工面に活性基板1を貼り合せて貼合せウェハを得る。貼合せウェハの未接着部分を取り除く。活性基板1を支持基板2の加工面に沿って略均一な厚さになるように鏡面加工する。



【産業上の利用分野】本発明は、支持基板となる半導体ウェハと活性基板となる半導体ウェハとを貼り合せて製造されるSOI基板及びその製造方法に関するものである。

(1) 支持基板 2 として使用する半導体ウェハの上面を

後述する方法により、その中央部から周縁部に向けて徐々に肉厚形状、つまり中凹状態に研磨する。〔図 1

(a)〕

(2) 支持基板 2 の表面に酸化膜 3 を発生させた後、その中凹状態に研磨された上面に活性基板 1 を貼り合わせ、さらに活性基板 1 側にも酸化膜 3 を発生させる。

〔図 1 (b)〕

(3) 貼り合わせた支持基板 2 と活性基板 1 の周縁部に発生する未接着部分を研削やエッチングなどにより除去した後、支持基板 2 と活性基板 1 との間の酸化膜 3 以外

の酸化膜をエッチングにより除去する。〔図 1 (c)〕

(4) 活性基板 1 を平面研削し、その厚みを減らす。

〔図 1 (d)〕

(5) 活性基板 1 を後述する方法によりその厚みがほぼ均一になるように研磨して、支持基板 2 の加工面に沿ってその周縁部から中央部に向かって徐々に凹んだ状態にする〔図 1 (e)〕。この後、洗浄により付着物を除去して SOI 基板が得られる。

【0007】上記工程で得られた SOI 基板は、従来技術による図 6 に示すような面だれ 8 a によるテーパ角 α の減少はなく、図 2 に示すように、中凹に形成された分だけさらに急峻化することになる。これにより、4 ポイント検査で得られる良品率を大幅に向上することができる。また、この中凹状態に形成された SOI 基板の上面は、その周縁部から中央部に向かって徐々に傾斜しているが、周縁部と中央部における研磨取代の差である中凹の深さは、0.5 μm 程度に設定されており、デバイス工程において問題とはならない。むしろ、この SOI 基板は面だれがなく均一な厚さの活性基板を有しており、周縁部のテーパ角がさらに急峻化されたことにより、歩留りが向上することになる。

【0008】ここで支持基板の上面及び活性基板を中凹状態に加工する方法を説明する。この加工方法は通常の鏡面研磨に使用される研磨装置により研磨する方法がある。それらの研磨方法としては支持基板の上面及び活性基板を加工の望ましい方法としては、研磨する半導体ウェハを貼付ブロックに貼り付けて研磨する方法と、研磨する半導体ウェハをトップリングに貼り付けて枚葉研磨する方法があり、支持基板の上面の加工に望ましい方法としては、両面研磨装置により研磨する方法がある。

【0009】まず、研磨する半導体ウェハを貼付ブロックに貼り付けて研磨する方法を説明する。図 3 (a) に示すように、研磨する半導体ウェハ 1 a を円盤状の貼付ブロック 4 の中心に貼り付け、その周囲四方に研磨厚を調整するダミー 5 を 4 枚貼り付ける。このダミー 5 は、通常の研磨において仕上り厚を決めるストッパーとして働くため、その厚さは通常半導体ウェハより薄く設定されるが、この中凹状態への加工においては、研磨する半導体ウェハより厚く設定されている。図 3 (b) に示すように、回転軸 4 a を回転させると同時に、クロス 6 が

固着された定盤（図示せず）を回転させ、さらに貼付ブロック 4 を下げることによりダミー 5 がクロス 6 に当接する。図 3 (c) に示すように、回転軸 4 a にインナー加圧 X をかけることにより、貼付ブロック 4 が僅かに撓みながら半導体ウェハ 1 a をクロス 6 に押しつける。この際、半導体ウェハ 1 a は貼付ブロック 4 に張りつけられており、貼付ブロック 4 に沿って湾曲したまま研磨される。最後に、図 3 (d) に示すように、貼付ブロック 4 を上げることによりその撓みは元に戻り半導体ウェハ 1 a の貼り付け面も平面に戻る。研磨面は中心部の方が多く研磨されるため、中凹状態で研磨が完了する。

【0010】次に、研磨する半導体ウェハをトップリングに貼り付けて枚葉研磨する方法を説明する。枚葉研磨は半導体ウェハを一枚ずつトップリングに貼り付けて研磨する。図 4 (a) に示すように、半導体ウェハ 1 b を中凹状態に加工するために、予めこのトップリング 7 の貼着面は、加工する形状である中凹状態に対応した湾曲凸面に形成されている。したがって、半導体ウェハ 1 b はトップリング 7 の湾曲凸面に沿って湾曲して貼り付けられる。図 4 (b) に示すように、トップリング 7 を回転させながらクロス 6 に押し当てて研磨すると、半導体ウェハ 1 b の中央部が多く研磨されることになる。図 4 (c) に示すように、研磨後トップリング 7 から半導体ウェハ 1 b を外すと、半導体ウェハ 1 b は元の平坦な状態に戻るため、研磨面が中凹状態になって仕上がる。

【0011】最後に、両面研磨装置により研磨する方法について説明する。半導体ウェハを研磨する際、その研磨レートは研磨面における温度、研磨機の摩擦面の素材、押圧力などの条件により変化する。これらの条件のうち研磨面における温度は、他の条件を一定に設定した状態で定盤の回転速度を変えることによりある程度の範囲で制御できる。また、1 枚ごとのウェハに着目して研磨面における砥粒や研磨水の流速をその周縁部と中央部とで比較すると、周縁部のほうが中央部に比し速く、これにより中央部のほうが放熱が悪くなり、僅かではあるが中央部に向かって徐々に高温となりやすい。したがって、比較的高温である中央部が周縁部に比し速いレートで研磨されることとなる。尚、この部位の温度差による研磨レートの変化はある一定温度以上で現れ、その温度より低い場合は周縁部の面だれが優先して発生することとなる。この温度差による研磨レートの変化を両面研磨工程で利用し、半導体ウェハを中凹状態に研磨する。すなわち、両面研磨においてウェハの両面が均等に平坦な状態で研磨するための回転数の設定値があり、上定盤又は下定盤の回転数をこの設定値よりさらに上げる。これにより、研磨面における温度を上昇させ、回転数を上げた定盤側のクロスに当接していた面のみ中凹状態に研磨される。

【0012】例えば、直径が 8 インチのウェハ 1 を研磨する場合は、両面とも平坦にする両面研磨における回転

数の設定が40rpmなのに対し、5rpm上げることにより、中央部と周縁部との研磨取代の差である中凹厚は約0.25~0.3 μ mである。

【0013】半導体ウェハの片面を中凹状態に加工する方法は、他にも多くあるが本発明のSOI基板の製造に望ましいものとしては、加工面を精密に仕上げることができるPACE加工や精密切削等がある。

【0014】

【発明の効果】本発明では以上のように構成したので、面だれによるテーパ角の減少がなく、中凹に形成された分だけさらに急峻化することにより良品率が大幅に向上するという優れた効果がある。また、この中凹状態に形成されたSOI基板は、面だれがなく均一な厚さの活性基板を有しており、歩留りがさらに向上するという優れた効果がある。

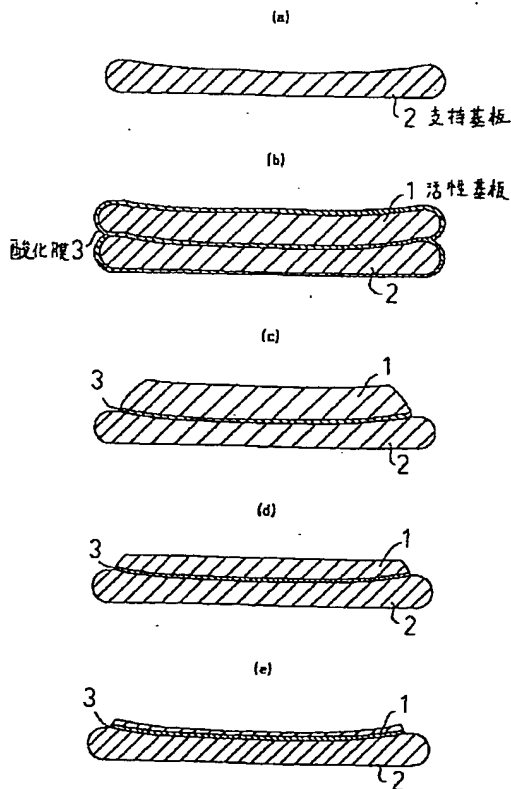
【図面の簡単な説明】

【図1】本発明に係るSOI基板の製造方法の各工程におけるSOI基板の側面断面図ある。

【図2】本発明に係るSOI基板の部分拡大断面図である。

【図3】本発明に係る研磨方法を示す模式図である。

【図1】



【図4】本発明に係る他の研磨方法を示す模式図である。

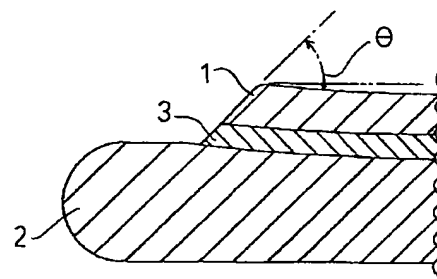
【図5】従来技術により得られたSOI基板の側面断面図である。

【図6】従来技術により得られたSOI基板の部分拡大断面図である。

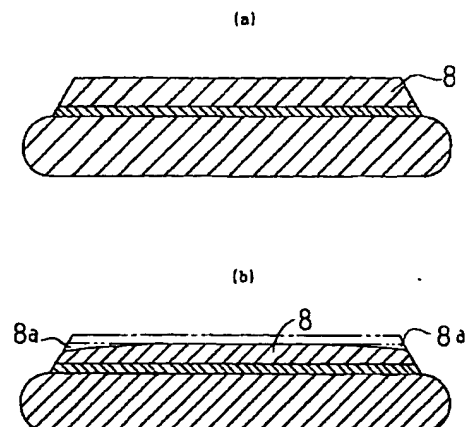
【符号の説明】

- | | |
|----------|--------|
| 1 | 活性基板 |
| 2 | 支持基板 |
| 3 | 酸化膜 |
| 1a | 半導体ウェハ |
| 4 | 貼付ブロック |
| 4a | 回転軸 |
| 5 | ダミー |
| 6 | クロス |
| 1b | 半導体ウェハ |
| 7 | トップリング |
| 8 | 活性基板 |
| 8a | 面だれ |
| α | テーパ角 |
| θ | テーパ角 |

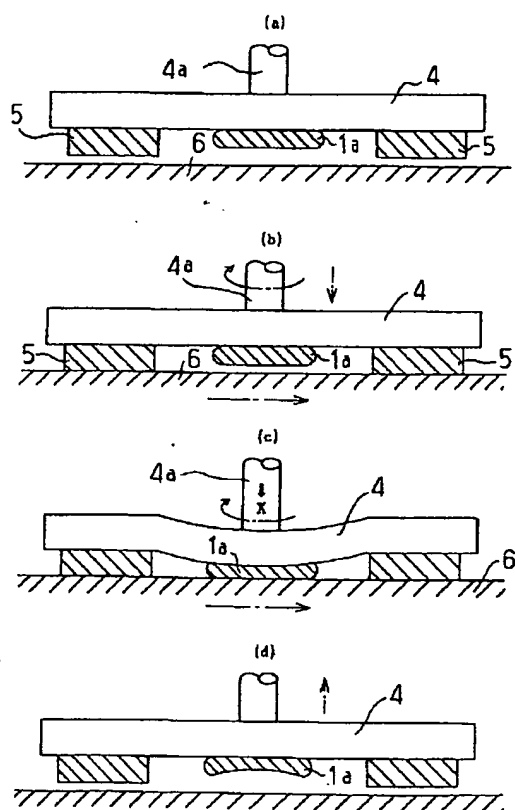
【図2】



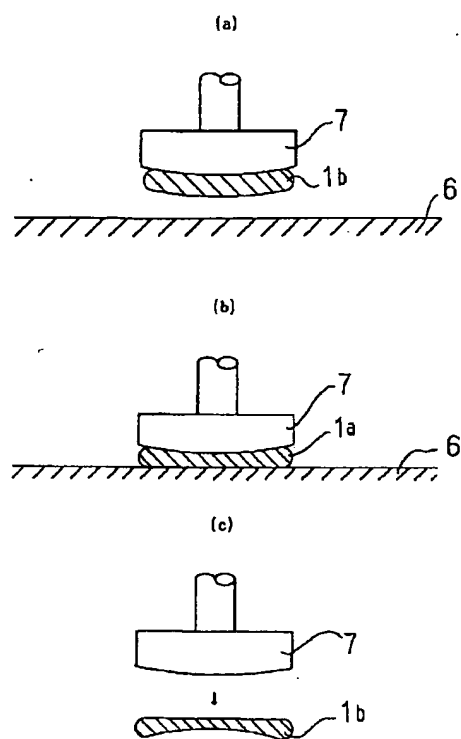
【図5】



【図3】



【図4】



【図6】

